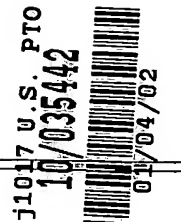


PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-090426
(43)Date of publication of application : 04.04.1997



(51)Int.Cl. G02F 1/136
H01L 29/786

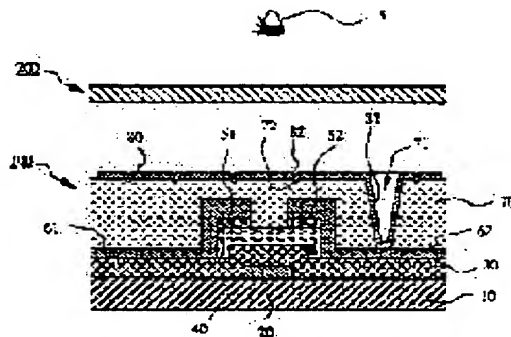
(21)Application number : 07-273554 (71)Applicant : DAINIPPON PRINTING CO LTD
(22)Date of filing : 27.09.1995 (72)Inventor : ICHIMURA KOJI

(54) THIN-FILM TRANSISTOR SUBSTRATE AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To make it possible to produce a thin-film transistor(TFT) substrate used for an active matrix liquid crystal display device of reflection type with a simple process.

SOLUTION: The TFTs (20, 30, 40, 51, 52, 51, 62) are formed on a substrate 10 and, thereafter, an insulating layer 70 consisting of a photosensitive polyimide resin is formed. Next, contact holes 71 of the depth arriving at drain electrodes 62 are formed in part of this insulating layer 70 and fine rugged structures 72 for roughening the surface of the insulating layer 70 are formed. A conductive layer 80 is formed by vapor deposition or sputtering thereon, by which the reflection type display electrode layer is constituted. As a result, a contact hole forming stage and a surface roughening stage are made simultaneously executable without using a resist.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Publication of Unexamined Patent Application
No. 9-90426/1997 (Tokukaihei 9-90426)

A. Relevance of the Above-Identified Document

This document has relevance to claims 1, 13, 28, 43, 53 and 55 of the present application.

B. Translation of the Relevant Passages of the Document

[0013]

[EMBODIMENT OF THE PRESENT INVENTION]

A thin film transistor substrate of the present invention includes a plurality of thin film transistors arranged thereon in matrix form, an insulating layer made of insulating resin having photosensitivity (photosensitive polyimide resin, for example) formed over the thin film transistors, and a reflective-type display electrode layer formed over the insulating layer. As described, by adopting photosensitive resin for the material of the insulating layer, it is possible to form a contact hole in very simple manner. Namely, as the insulating layer itself has photosensitivity, by subjecting the insulating layer itself to the exposure/developing using the photomask having the contact hole pattern,

PAGE 2

the contact hole can be formed with ease. Therefore, the process of forming/separating the resist layer or etching process as required in the conventional method are not needed. By forming an electrically conductive layer after forming the contact hole, it is possible to form the reflective-type display electrode layer by the above insulating layer, and further by the electrically conductive layer in the contact hole, lines for drain electrodes and source electrodes can be formed.

[0014]

Additionally, it is possible to form the contact hole and fine uneven structure suited for irregular reflective light on the surface of the insulating layer as well as the contact hole by exposing/developing the insulating layer made of photosensitive resin using a photomask provided with a contact hole pattern and fine uneven pattern. Further, by forming on this insulating layer an electrically conductive layer whose thickness is selected so that the trace of the fine uneven structure remains on the surface, and forming the reflective-type display electrode layer corresponding to each thin film transistor by the resulting electrically conductive layer, the reflective-type

PAGE 3

display electrode layer having coarse surface suited for irregular reflection can be realized. In this way, the fine uneven structure can be formed in the same process of forming the contact hole, the additional process for making the surface coarse as required in the conventional method can be omitted.

...

[0028]

By adopting the exposure developing using the photomask 350, it is possible to obtain the structure of Figure 6 (the structure having a contact hole 71 and a fine uneven structure 72) directly from the structure of Figure 3. Thus, the sandblasting process, etc., as required in the conventional method can be eliminated. Then, by forming an electrically conductive layer 80 by the vapor deposition or sputtering, a thin film transistor substrate 100 as illustrated in Figure 1 can be realized. In the present embodiment, aluminum is adopted as the electrically conductive layer 80 in thickness in a range of 0.1 to 0.2 μm . The thickness of the electrically conductive layer 80 is not particularly limited as long as the trace of the fine uneven structure 72 on the insulating layer 70 remains on the surface as the fine uneven structure 82. In general,

PAGE 4

when adopting the sandblasting method to form the fine uneven structure, it is difficult to obtain uniform distribution of the uneven section, and the size of the uneven section is liable to vary partially. In contrast, with the method of preparing the fine uneven structure of the present invention, it is possible to control the size of the uneven section with ease. Namely, by suitably adjusting a shielding section 330 or its distribution to be formed on the photomask 350, it is possible to provide the fine uneven structure with uniform distribution, or to purposely provide a fine uneven structure with unique distribution. Further, the size of the fine uneven structure can be freely adjusted, and it is possible to form a display electrode with suitable coarse surface according to use.

(19) 日本国特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-90426

(43) 公開日 平成9年(1997)4月4日

| (51) Int. Cl. ⁷ | 識別記号 | 庁内整理番号 | F I | G 0 2 F 1/136 | 5 0 0 | 技術表示箇所 |
|----------------------------|-------|--------|---------------|---------------|---------|--------|
| G 0 2 F 1/136 | 5 0 0 | | G 0 2 F 1/136 | | 5 0 0 | |
| H 0 1 L 29/78 | | | H 0 1 L 29/78 | | 6 1 9 A | |

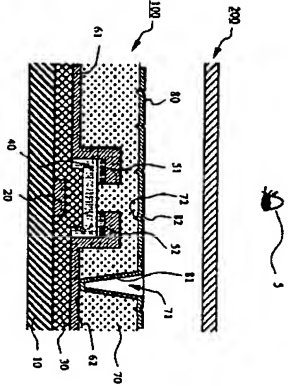
審査請求 未請求 請求項の数 5 F D (全 8 項)

| (21) 出願番号 | 出願日 | (71) 出願人 | (72) 発明者 | (74) 代理人 |
|------------|-----------------|-------------------------------|---|----------|
| 昭平7-273554 | 平成7年(1995)9月27日 | 大日本印刷株式会社 東京都新宿区西新宿一丁目1番1号 | 市村 公二 東京都新宿区西新宿一丁目1番1号 大日本印刷株式会社内 | 弁理士 志村 浩 |

(54) [発明の名称] 薄層トランジスタ基板およびその製造方法

(57) [要約]
【課題】 反射型のアクティブマトリックス型液晶ディスプレイ装置に利用される薄層トランジスタ基板を単純なプロセスで製造する。

【解決手段】 基板10上に薄層トランジスタ(20, 30, 40, 51, 52, 61, 62)を形成した後、感光性のポリイミド樹脂からなる絶縁層70を形成する。次にフォトマスクを用いた露光現像を行い、絶縁層70の一部にドレイン電極62に達する深さのコンタクトホール71を形成するとともに、絶縁層70の表面を粗くするための微細凹凸構造72を形成する。その上に導電層80を蒸着やスパッタリングにより形成し、反射型表示電極層を構成する。コンタクトホール形成工程と粗面加工工程とを、レジストを用いることなく同時に実行できる。



(2)

【特許請求の範囲】

【請求項1】 基板は、この基板上にマトリックス状に配列された多数の薄層トランジスタと、この薄層トランジスタ上に形成された絶縁層と、各薄層トランジスタに対応して前記絶縁層上にそれぞれ形成された反射型表示電極層と、を備え、前記各反射型表示電極層が、それぞれ前記絶縁層に形成されたコンタクトホールを介して、対応する薄層トランジスタのドレイン電極もしくはソース電極に接続されている薄層トランジスタ基板において、前記絶縁層を露光性をもった絶縁性樹脂によって構成したことを特徴とする薄層トランジスタ基板。

【請求項2】 請求項1に記載の薄層トランジスタ基板において、絶縁層の表面に、光の乱反射に適した微細凹凸構造が形成され、この絶縁層上に形成された反射型表示電極層が、前記微細凹凸構造の頂部が表面に残る程度の厚みをもった導電層から構成されていることを特徴とする薄層トランジスタ基板。

【請求項3】 基板上にマトリックス状に配列された多数の薄層トランジスタを形成する段階と、薄層トランジスタを形成した前記基板上に、露光性をもった絶縁性樹脂からなる絶縁層を形成する段階と、各薄層トランジスタのドレイン電極もしくはソース電極に対する配線を行うコンタクトホールを形成するためのコンタクトホール用パターンを有するフォトリソグラフィ工程、前記絶縁層を露光する段階と、露光後の絶縁層を現像し、絶縁層の一部にコンタクトホールを形成する段階と、

現像後の絶縁層の表面に導電層を形成し、この導電層により、各薄層トランジスタに対応した反射型表示電極層と、コンタクトホールを介して前記反射型表示電極層を対応する薄層トランジスタのドレイン電極もしくはソース電極に接続する配線層と、を形成する段階と、を有することを特徴とする薄層トランジスタ基板の製造方法。

【請求項4】 基板上にマトリックス状に配列された多数の薄層トランジスタを形成する段階と、薄層トランジスタを形成した前記基板上に、露光性をもった絶縁性樹脂からなる絶縁層を形成する段階と、各薄層トランジスタのドレイン電極もしくはソース電極に対する配線を行うコンタクトホールを形成するためのコンタクトホール用パターンと、光の乱反射に適した微細凹凸構造を前記絶縁層の表面に形成するための微細凹凸構造用パターンと、を有するフォトリソグラフィ工程、前記絶縁層を露光する段階と、露光後の絶縁層を現像し、この絶縁層の一部にコンタクトホールを形成するとともに、この絶縁層の表面に微細凹凸構造を形成する段階と、

現像後の絶縁層の表面に、微細凹凸構造の頂部が表面に残る程度の厚みをもった導電層を形成し、この導電層により、各薄層トランジスタに対応した反射型表示電極層と、コンタクトホールを介して前記反射型表示電極層を対応する薄層トランジスタのドレイン電極もしくはソース電極に接続する配線層と、を形成する段階と、を有することを特徴とする薄層トランジスタ基板の製造方法。

【請求項5】 請求項1～4のいずれかに記載の薄層トランジスタ基板もしくははその製造方法において、露光性をもった絶縁性樹脂として、感光性のポリイミド樹脂を用いたことを特徴とする薄層トランジスタ基板もしくははその製造方法。

【発明の詳細な説明】
【0001】
【発明の属する技術分野】 本発明は、薄層トランジスタ基板およびその製造方法に関し、特に、反射型のアクティブマトリックス型液晶ディスプレイ装置に利用される薄層トランジスタ基板およびその製造方法に関する。

【従来の技術】 近年、ノートパソコン、液晶ディスプレイコン、ポータブルテレビなどの製品に、液晶ディスプレイ装置が広く利用されるに至っている。現在、一般的に用いられている液晶ディスプレイ装置は、単体マトリックス型ディスプレイ装置とアクティブマトリックス型ディスプレイ装置とに大別される。単体マトリックス型ディスプレイ装置は、導電層をはさんで、一方の基板に垂直方向の配線を設け、他方の基板に水平方向の配線を設け、それぞれの配線の交差部分により1画素を形成するものである。これに対して、アクティブマトリックス型ディスプレイ装置は、薄層トランジスタに代えられる能動素子をマトリックス状に配列した基板を用い、各画素にそれぞれ1個ずつトランジスタを対応させて画素ごとに駆動を行うものである。単体マトリックス型ディスプレイ装置に比べて、アクティブマトリックス型ディスプレイ装置は、駆動性や応答性に優れているが、基板上に多数のトランジスタ素子を配置するための領域を確保し、また、これらトランジスタ素子に対する配線領域を確保する必要があったため、画素の有効面積、すなわち開口率が低下するという問題がある。

【0003】 ディスプレイ装置において開口率が低下すると、全体的に暗くなり、視認性が低下することになる。このような問題を解決する一手法として、いわゆるバックライト(光源)を内蔵させて視野を明るくする方法が知られており、多くのアクティブマトリックス型ディスプレイ装置において、この方法が利用されている。しかしながら、バックライトを内蔵させると、それだけ薄層トランジスタ基板全体が大きくなり重量も重くなり、小型軽量化という需要に応えることができなくなる。

【0004】 このような開口本の低下という問題を解決

(3)

する別な手法として、反射型表示電極層を用いるアクチ
バレイトリックス型デイスプレイ装置では、観測者側からの光
この反射型ディスプレイ装置では、観測者側からの光
の反射強度に基づいて画像表示を行うため、基板前面側
から透過光を得る必要はない。このため、基板上のトラ
ンジスタ素子の形成領域や配線層の形成領域に重なる領
域に表示電極層を形成することができ、表示電極層の面
積を大きく確保することが可能になり、開口率を向上さ
せることができる。

【00051】

【発明が解決しようとする課題】 上述したように、反射
型のアクチバレイトリックス型デイスプレイ装置は、階
層性や応答性に優れるというアクチバレイトリックス型
デイスプレイ装置の利点をもちつつ、高い開口率を確保
することが可能であるが、薄膜トランジスタ基板の製造
工程が若干複雑になるという問題がある。すなわち、表
示電極層は、絶縁層上に形成されるため、絶縁層にコン
タクトホールを開け、表示電極層をトランジスタのドレ
イン電極もしくはソース電極に接続する工程が必要に
なる。通常は、絶縁層上にはレジスト層を露光し、更に
フォトリソを用いて、このレジスト層を露光し、更に
レジスト層を開け、レジスト層を剥離除去することによりコンタ
クトホールを開け、レジスト層を剥離除去する工程が
行われている。しかしながら、このようなレジスト層を
用いたフォトリソ工程は、レジスト層の剥離、
乾燥、露光、現像、エッチング、レジスト層の剥離、と
いった諸工程が必要となり、製造にコストと時間を要するこ
とになる。

【00061】 また、反射型のアクチバレイトリックス型

デイスプレイ装置の中でもいわゆる直接タイプのも
（別図）を直接観察するもの：スクリーンなどに画像を投
影するプロジェクタタイプのものは異なる。では、表
示電極層からの反射光がそのまま画素の光として観測さ
れるため、表示電極層の表面は画素反射が生じるよう
に、ある程度の粗面性におく必要がある。一般に、半
導体シリコンアモルファスで形成された層の上面は平坦面と
なる。したがって、平坦な絶縁層上にスパッタリング法
や蒸着法で金属層を形成すると、この金属層の表面は鏡
面反射が主となる程度の平坦面となる。そこで、反射型の
アクチバレイトリックス型デイスプレイ装置では、表示
電極層の上面を画素反射が主となる程度の粗面にするため
の付加的処置が必要になる。このような処置として、た
だスチ、特開平5-23246号公報には、薄膜トラン
ジスタ基板と絶縁層との間に島状のパターンをもつ付加
的な絶縁層を形成することにより、反射型表示電極層の
表面に微細凹凸構造を形成する方法が開示されている。
また、特開平5-28163号公報には、絶縁層の表
面にサブドメイン処理を施すことにより微細凹凸構造
を形成し、その上に反射型表示電極層を形成する方法が
開示されている。しかしながら、これらの方法を実施す

るには、いずれも付加的な工程が必要になり、また、均
一な微細凹凸構造を形成するには、非常に高度な技術が
必要になるという問題がある。

【0007】 そこで本発明は、反射型のアクチバレイ
トリックス型液晶デイスプレイ装置に利用される薄膜トラン
ジスタ基板を単純なアモルファスで製造する方法、および
そのような製造方法が適用可能な薄膜トランジスタ基板
を提供することを目的とする。

【0008】

【課題を解決するための手段】

（1） 本発明の第1の態様は、基板と、この基板上にア
トリックス状に配列された多数の薄膜トランジスタと、
この薄膜トランジスタ上に形成された絶縁層と、各薄膜
トランジスタに対応して絶縁層上にそれぞれ形成された
反射型表示電極層と、を備え、各反射型表示電極層が、
それぞれ絶縁層に形成されたコンタクトホールを介し
て、対応する薄膜トランジスタのドレイン電極もしくは
ソース電極に接続されている薄膜トランジスタ基板にお
いて、絶縁層を露光性をもった絶縁性材料によって構成
したものである。

【0009】（2） 本発明の第2の態様は、上述の第1

の態様に係る薄膜トランジスタ基板において、絶縁層の
表面に、光の反射に適した微細凹凸構造を形成し、こ
の絶縁層上に形成された反射型表示電極層を、微細凹凸
構造の凹部に表面に残る程度の厚みをもった導電層とし
るようにしたものである。

【0010】（3） 本発明の第3の態様は、薄膜トラン

ジスタ基板の製造方法において、基板上にアトリックス
状に配列された多数の薄膜トランジスタを形成する段階
と、薄膜トランジスタを形成した基板上に、露光性をも
った絶縁性材料からなる絶縁層を形成する段階と、各薄
膜トランジスタのドレイン電極もしくはソース電極に対
する配線を行うコンタクトホールを形成するためのコン
タクトホール用パターンを付するフォトリソを用い
て、絶縁層を露光する段階と、露光後の絶縁層を現像
し、絶縁層の一部にコンタクトホールを形成する段階
と、現像後の絶縁層の表面に導電層を形成し、この導電
層により、各薄膜トランジスタに対応した反射型表示電
極層と、コンタクトホールを介して反射型表示電極層
に対応する薄膜トランジスタのドレイン電極もしくはソ
ース電極に接続する配線層と、を形成する段階と、を行う
ようにしたものである。

【0011】（4） 本発明の第4の態様は、薄膜トラン
ジスタ基板の製造方法において、基板上にアトリックス
状に配列された多数の薄膜トランジスタを形成する段階
と、薄膜トランジスタを形成した基板上に、露光性をも
った絶縁性材料からなる絶縁層を形成する段階と、各薄
膜トランジスタのドレイン電極もしくはソース電極に対
する配線を行うコンタクトホールを形成するためのコン
タクトホール用パターンと、光の反射に適した微細凹凸

(4)

凸構造を絶縁層の表面に形成するための微細凹凸構造用
パターンと、を有するフォトリソを用いて、絶縁層を
露光する段階と、露光後の絶縁層を現像し、この絶縁層
の一部にコンタクトホールを形成するとともに、この絶
縁層の表面に微細凹凸構造を形成する段階と、現像後の
絶縁層の表面に、微細凹凸構造の痕跡が表面に残る程度
の厚みをもった導電層を形成し、この導電層により、各
薄膜トランジスタに対応した反射型表示電極層を対応する薄膜
トランジスタのドレイン電極もしくはソース電極に接続
する配線層と、を形成する段階と、を行うようにしたも
のである。

【0012】（5） 本発明の第5の態様は、上述の第1
～第4の態様に係る薄膜トランジスタ基板もしくはその
製造方法において、露光性をもった絶縁性材料として、
感光性のポリイミド樹脂を用いるようにしたものであ
る。

【0013】

【発明の実施の形態】 本発明に係る薄膜トランジスタ基
板は、基板上に多数の薄膜トランジスタがアトリックス
状に配列され、その上に露光性をもった絶縁性材料（な
えば、露光性ポリイミド樹脂）によって絶縁層が形成さ
れ、この絶縁層の上に各反射型表示電極層が形成された
構造をもつ。このように、絶縁層を感光性材料によって
構成すれば、コンタクトホールを形成する工程は非常に
単純化される。すなわち、絶縁層を露光性材料を有
するため、コンタクトホール用パターンを付するフォ
トリソを用いて、絶縁層自身を露光し現像すれば、コンタ
クトホールを形成することが可能になる。従来のよう
に、レジスト層を形成/剥離したり、エッチング処理を
行う必要はない。こうして、コンタクトホールを形成し
た後に導電層を形成すれば、この導電層により反射型表
示電極層を形成することができ、更に、コンタクトホー
ル内の導電層により、ドレイン電極もしくはソース電極
に対する配線を行うことができる。

【0014】 また、コンタクトホール用パターンと微細
凹凸構造用パターンとを有するフォトリソを用いて、
露光性材料からなる絶縁層に対する露光、現像を行え
ば、コンタクトホールの形成とともに、絶縁層の表面
に、光の反射に適した微細凹凸構造を形成することが
できる。この絶縁層上に、微細凹凸構造の痕跡が表面に
残る程度の厚みをもった導電層を形成し、この導電層に
より、各薄膜トランジスタに対応した反射型表示電極層
を構成すれば、表面が反射に適した粗面構造を有する
反射型表示電極層が実現できる。コンタクトホールの形
成工程と同時に微細凹凸構造の形成工程が行えるため、
従来のような粗面加工のための付加的な処置は不要にな
る。

【0015】

【実施例】 以下、本発明を図示する実施例に基づいて説

明する。図1は、一般的な反射型のアクチバレイトリッ
クス型デイスプレイ装置の1画素分の構造を示す断面図
である。このデイスプレイ装置は、薄膜トランジスタ
基板100と均向基板200とによって構成されており、
両基板間には液晶が充填される。薄膜トランジスタ
基板100は、ガラスなどの材質からなる基板10上
に、ゲート電極20、ゲート絶縁層30、半導体チャネ
ル層40、不純物ドーピング層51、52、ソース電極6
1、ドレイン電極62からなる薄膜トランジスタを形成
し、更にその上に絶縁層70を介して導電層80を形成
したものである。絶縁層70には、コンタクトホール7
1が開口されており、導電層80のうち、このコンタ
クトホール71の内部に形成された部分は、配線層81を
構成することになる。すなわち、導電層80は、この配
線層81を介してドレイン電極62に接続されている。
絶縁層70の上面には、微細凹凸構造72が形成されて
おり、この微細凹凸構造72は、導電層80の上面にも
微細凹凸構造82として現れている。

【0016】 なお、この実施例では導電層80がドレイ
ン電極62に接続されているが、一般にドレイン電極
62における「ドレイン電極」および「ソース電極」な
る名称は、電流の方向を考慮して定めただけであり、可
逆性を行うものである。したがって、本実施例におい
て「ドレイン電極」と「ソース電極」とをいれ替えた薄
膜トランジスタの実施例についても、本発明に同じ様に適
用可能である。

【0017】 この図1に示す薄膜トランジスタでは、ゲ
ート電極20の電圧を制御することにより、ソース電極
61とドレイン電極62との間で電流の出入りが可能
になる。配線層81を介して、導電層80における
電流の出入りが行われる。導電層80のうち、
絶縁層70の上面部分に形成されている主体部分
（配線層81以外の部分）は、反射型表示電極層を構成
することになり、以下の説明では、この反射型表示電極
層について同じ符号80で示すことにする。図示のと
おり、この反射型表示電極層80は、薄膜トランジスタ
形成領域やソース電極61あるいはゲート電極20の形
成領域の上方に形成することができ、かなり広い
面積を占めることが可能である。このように、広い面
積をもった表示電極層を構成することにより、広い面
積を占める画素が、反射型の薄膜トランジスタ基板
の特徴である。図1には、1画素に相当する部分のみが
示されているが、実際には、基板10上には多数の導電
トランジスタがアトリックス状に配列され、個々のトラ
ンジスタに対応した反射型表示電極層80が形成され、
1枚の反射型表示電極層が1画素の表示に用いられるこ
とになる。

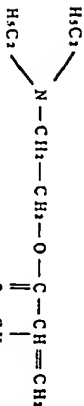
【0018】 なお、不純物ドーピング層51、52は、ソー
ス電極61およびドレイン電極62に対してオーミック
接触を得るための層である。また、絶縁層70は、反射

(5)

型表示電極層80と溝層トランジスタとの絶縁を確保するとともに、溝層トランジスタを保護する保護膜としての機能も果たす。

【0019】対向基板200は、反型型表示電極層80に対する対向電極として機能する導電性の透明基板である。溝層トランジスタ基板100と対向基板200との間には液晶が充填されており、反型型表示電極層80と対向基板200との間に印加される電圧に基づいて、この液晶の光学的な配向が変化するシャッターとしての機能を果たすことになる。このディスプレイ装置を、上方の視点5から観察した場合、個々の液晶の配向に基づいて、反型型表示電極層80から得られる反射光強度が変化する、画素表示が行われることになる。微細凹凸構造82によって、反型型表示電極層80の上面は反射射に適した粗面となっているため、上方から入射した光は乱反射して視点5において観察されることになる。

【0020】この図1に示すような構造をもった溝層トランジスタ基板100を製造するには、基板100上に溝層トランジスタを形成した後、基板100の全面に絶縁層70を形成し、この絶縁層70にコンタクトホール71を開口するとともに、絶縁層70の表面に微細凹凸構造72を形成し、溝層層80を蒸着あるいはスパッタリングなどの方法で成膜するのが、概的である。更に述べたように、従来は、コンタクトホール71を開口するためには、絶縁層70上にレジスト層を形成し、所定のフォトマスクを用いてこのレジスト層を露光現像し、絶縁層70に対するエッチングを行った後に、レジスト層を剥離するという工程を行っていた。また、絶縁層70の表面に微細凹凸構造72を形成するためには、たとえば、ソリッドラスタ法などにより微細粒子を絶縁層70の表面に吹き付ける付加的な工程を行っていた。



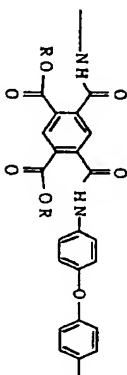
を示している。このような感光性の絶縁性樹脂として、感光性ポリイミド樹脂の他に、エポキシ樹脂、アクリル樹脂、環状オレフィン樹脂、ノボラック樹脂など、の樹脂に感光性を付与した樹脂を用いることもできる。【0026】続いて、図4に示すように、絶縁層70の上面にフォトマスク300をのせ、露光を行う。フォトマスク300は、透光部310と遮光部320とからなる。この実施例で示している感光性ポリイミド樹脂は、ネガ型の感光性を示すため、遮光部320が形成すべきコンタクトホール71の上面パターンに対応している。すなわち、フォトマスク300を用いた露光を行うと、透光部320を除く領域に光が照射されることになり、フォトマスク300を除き、現像液を用いて絶縁層7

【0021】本発明の特徴は、絶縁層70を感光性をもった絶縁性樹脂によって構成することにより、コンタクトホール71の開口工程および微細凹凸構造72の形成工程を単純化した点にある。以下、本発明に係る製造工程を図2～図7に示す断面図を参照しながら説明する。

【0022】まず、図2に示すように、基板100上に溝層トランジスタを形成し、続いて、図3に示すように、感光性をもった絶縁性樹脂からなる絶縁層70を形成する。この実施例では、次のような化学式で示される感光性のポリイミド樹脂によって絶縁層70を形成している。

【0023】

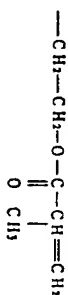
【化1】



なお、この化学式において「R」で示されている基は、

【0024】

【化2】



もしくは、

【0025】

【化3】

0に対する現象を行えば、透光部320によって光が遮断された領域が現像液に露され、図5に示すように、コンタクトホール71が形成される。このように、本発明では、絶縁層70自身が感光性を有するため、従来のようにレジスト層を形成したり剥離したりする工程を省略することが可能になる。

【0027】この後、従来のように、ソリッドラスタ法を用いて、絶縁層70の表面に微細凹凸構造72を形成し、図6に示す構造を得て、更に、溝層層80を蒸着法やスパッタリング法によって形成すれば、図1に示す溝層トランジスタ基板100の構造が実現できる。もっとも、本発明では、コンタクトホール71の形成とともに、微細凹凸構造72を同時形成することも可能であ

(6)

る。そのためには、図7に示すようなフォトマスク350を用いて露光を行えばよい。図8は、このフォトマスク350の上面図であり、透光部310、遮光部320、遮光部330によって構成されている点の明瞭に示されている。ここで、遮光部320は、コンタクトホール71を形成するためのコンタクトホール用パターンであり、遮光部330は、微細凹凸構造72を形成するための微細凹凸構造用パターンである。透光部320の寸法は、コンタクトホール71を形成するために適当な大きさとする必要があり、絶縁層70の厚みや現像速度によっても最適な寸法は変化するが、この実施例では、厚み3～5μm程度の絶縁層70に対して、遮光部320は直径20μm程度の円形パターンとしている。また、遮光部330の寸法は、光の乱反射に適した微細凹凸構造72を形成するために適当な大きさとする必要があり、この実施例では、直径2μm程度の円形パターンとしている。もちろん、実際に形成されるコンタクトホール71や微細凹凸構造72の大きさや形状は、現像時間によっても左右されるので、本発明の方法によって実際に溝層トランジスタ基板100を製造する場合には、最適なパターンをもったフォトマスク350を用意するとともに、最適な現像時間を設定する必要がある。

【0028】このように、フォトマスク350を用いた露光現象を行えば、図3に示す構造から直ちに図6に示す構造（コンタクトホール71および微細凹凸構造72を有する構造）を得ることができるので、従来のようにソリッドラスタ法などの付加的な工程は不要になる。この後、蒸着法やスパッタリング法によって溝層層80を形成すれば、図1に示す溝層トランジスタ基板100の構造が実現できる。この実施例では、アルミニウムを導電層80として用いており、その厚みは0.1～0.2μm程度である。もっとも、溝層層80の厚みは、絶縁層70上の微細凹凸構造72の厚みが表面に微細凹凸構造82として残る程度の厚みであれば、どのような厚みにしてもかまわない。一般に、ソリッドラスタ法によって微細凹凸構造を形成すると、均一な凹凸分布を得ることが困難であり、部分的に凹凸の大きさが変動しやすくなる。これに対して、本発明の方法により微細凹凸構造を形成すれば、凹凸の大きさを簡単に制御することができ、すなわち、用いるフォトマスク350に形成する遮光部330の大きさや分布を適宜設定することにより、均一な分布をもった微細凹凸構造を形成することも可能であるし、意図的に特殊な分布をもった微細凹凸構造の大きさを自由に設定することが可能であり、用途に応じた最適な表面粗さをもった表示電極を形成することが可能になる。

【0029】以上、本発明を図示する実施例に基づいて説明したが、本発明はこの実施例に限定されるものではなく、その他にも種々の変形で実施可能である。たとえ

は、上述の実施例では、バックチャネルエッチングタイプの逆スタカ型溝層トランジスタを用いた例を示したが、本発明は、順スタカ型溝層トランジスタを用いたものや、いわゆるチャネル保護タイプの溝層トランジスタを用いたものにも同様に適用することが可能である。

【0030】

【発明の効果】以上のとおり本発明によれば、溝層トランジスタ基板の絶縁層に、感光性の絶縁性樹脂を用いるようにしたため、コンタクトホールの形成や、反型型表示電極層の微細凹凸構造の形成を単純なプロセスで行うことができるようになる。

【図面の簡単な説明】

【図1】一般的な反型型のアクティブマトリックス型ディスプレイ装置の1画素分の構造を示す断面図である。

【図2】基板100上に溝層トランジスタを形成した状態を示す断面図である。

【図3】図2に示す状態において、更に感光性の絶縁性樹脂からなる絶縁層70を形成した状態を示す断面図である。

【図4】図3に示す状態において、フォトマスク300を用いて露光を行う工程を示す断面図である。

【図5】図4に示す露光工程の後に現像を行い、コンタクトホール71を形成した状態を示す断面図である。

【図6】図5に示す状態において、絶縁層70の上面に微細凹凸構造72を形成した状態を示す断面図である。

【図7】図4に示すフォトマスク300の代わりに、フォトマスク350を用い、コンタクトホール71と微細凹凸構造72とを同時に形成するための露光を行う工程を示す断面図である。

【図8】図7に示すフォトマスク350の上面図である。

【符号の説明】

- 5…現像
- 10…基板
- 20…ゲート電極
- 30…ゲート絶縁層
- 40…有機体（有機物）層
- 51、52…純物（有機物）層
- 61…ソリッド電極
- 62…ソリッド電極
- 70…絶縁層
- 71…コンタクトホール
- 72…微細凹凸構造
- 80…導電層、反型型表示電極層
- 81…配線層
- 82…微細凹凸構造
- 100…溝層トランジスタ基板
- 200…対向基板

BEST AVAILABLE COPY

(7)

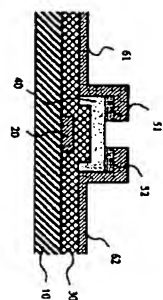
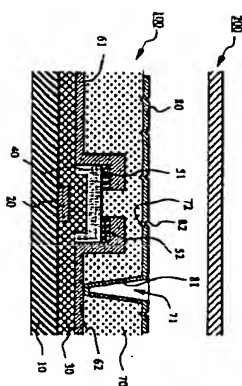
300…フクトマス
310…透光部
320…透光部（コンタクトホール用パターン）

330…遮光部（微細凹凸構造用パターン）

350...74725

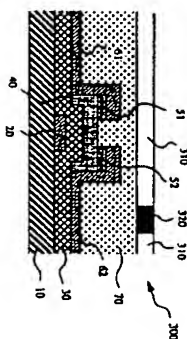
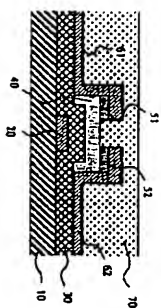


【 10 】



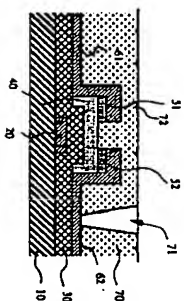
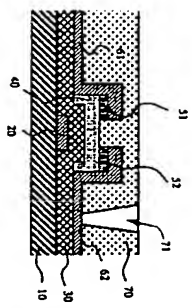
【例2】

【圖 3】



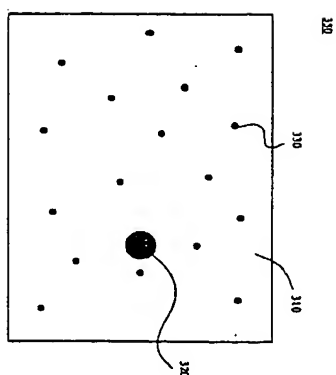
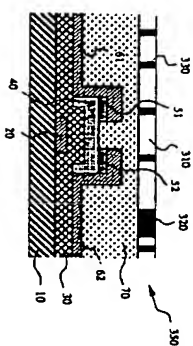
【圖 4】

[5]



10 【图6】

【例7】



【圖 8】

(B)